
「2024년 국립대학 육성사업」 공동 공학교육혁신센터 운영 미래新산업 수요특화교육(반도체 설계)

안내문

□ 목표 및 필요성

- 산업체 수요증가에 따른 반도체 디지털 회로 산업 현장 실무능력을 함양한 혁신 인재 양성
- 관련 분야 전문가를 통한 산업 동향 이해 및 지속 가능한 반도체 산업 분야 맞춤형 인재 양성
- 국립대학 간 공동사업 추진을 통해 지속가능한 상생발전 호혜 사업 발굴 및 네트워크 사업 활성화

□ 운영 개요

- 사업 개요
 - 교육 명: 「2024년 국립대학 육성사업」 미래新산업 수요특화교육 (HDL을 이용한 시스템 반도체 설계)
 - 교육일시: 2025.1.9.(목) ~ 1.11.(토) (2박 3일, 16시간)
 - 교육장소: 한국폴리텍대학 성남캠퍼스 드림관 3층 MCU 실습실
 - 숙박장소: 호텔파크하비오(서울 송파구 송파대로 111)
 - 모집인원: 총20명 (대학별 4명 내외)
 - 모집기간: 2024.12.6.(금) 9시 ~ 2024.12.19.(목) 17시까지
- 주관: 공동 공학교육혁신센터(국립목포대학교 총괄)
- 참여대상: 공동 공학교육혁신센터¹⁾ 소속 재학생
- 주요내용:

1) 전남대학교, 전북대학교, 국립군산대학교, 국립목포대학교, 국립순천대학교

- 반도체 디지털 회로 교육
- 반도체 디지털 회로 설계 실습 등
- 접수방법
 - 제출서류: 참가신청서 및 개인정보동의서 1부(서명 스캔본)
 - 제출방법: 이메일 접수(hlww@jnu.ac.kr)
 - 담당자: 전남대학교 공학교육혁신센터 우하린(062-530-1624)
- 교육 안내사항
 - 1월 9일 오전 8:30, 교내(광주) 공과대학 4호관 앞에서 단체버스 탑승
 - 성남캠퍼스로 개별 이동 가능하며, 개별 이동 시 별도의 교통비 지원은 없음
- 교육참가자 준비사항
 - 준비물: 여벌옷, 개인 세면도구, 개인 상비약 등 지참
 - 개인 방역 자체 실시(마스크 및 개인 위생용품 각자 지참)

□ 추진계획(안)

○ 주요일정

운영 일자	교육 시간	세부 강의 내용	교육 강사
1일차 01.09.(목) (5H)	13:00 ~ 14:00	HDL을 이용한 시스템 반도체 설계 개요	한국 폴리텍대학 성남캠퍼스 그린반도체 설계과 서종현 교수
	14:00 ~ 15:00	VIVADO 사용법1 (프로젝트 생성, 소스파일 추가, 시뮬레이션)	
	15:00 ~ 16:00	VIVADO 사용법2 (합성, 실행, 비트파일 생성, 다운로드)	
	16:00 ~ 17:00	Verilog-HDL개요	
	17:00 ~ 18:00	HDL을 이용한 FPGA 설계 및 실습1 (테스트벤치 작성 및 시뮬레이션)	
2일차 01.10.(금) (8H)	09:00 ~ 10:00	Verilog-HDL을 이용한 설계1 (자료형과 연산자, 게이트 수준 모델링)	
	10:00 ~ 11:00	Verilog-HDL을 이용한 설계2 (할당문, 행위수준 모델링)	
	11:00 ~ 12:00	HDL을 이용한 FPGA 설계 및 실습2 (LED 제어 실습)	

	13:00 ~ 14:00	Verilog-HDL을 이용한 설계3 (구조적 모델링, 함수와 태스크)
	14:00 ~ 15:00	Verilog-HDL을 이용한 설계4 (컴파일러 지시어, 시스템 태스크)
	15:00 ~ 16:00	HDL을 이용한 FPGA 설계 및 실습3 (Buzzer 제어 실습)
	16:00 ~ 17:00	Verilog-HDL을 이용한 설계5 (조합회로 모델링)
	17:00 ~ 18:00	Verilog-HDL을 이용한 설계6 (순차회로 모델링)
3일차 01.11.(토) (3H)	09:00 ~ 10:00	HDL을 이용한 FPGA 설계 및 실습4 (DC Motor 제어 실습)
	10:00 ~ 11:00	HDL을 이용한 FPGA 설계 및 실습5 (LCD 제어 실습)
	11:00 ~ 12:00	HDL을 이용한 FPGA 설계 및 실습6 (Ultrasonic Sensor 제어 실습)

*상기 일정은 진행상황에 따라 부분적으로 변동될 수 있습니다.

○ 추진일정

출발시간	장소	내용	이동경로
07:00	국립목포대학교 도림캠퍼스 (1공학관 앞)	국립목포대 탑승	
08:30	전남대학교 광주캠퍼스 (공대 4호관 앞)	전남대, 국립순천대 탑승	
10:00	전북대학교 전주캠퍼스 (8공학관 앞)	전북대, 국립군산대 탑승	
13:00	한국폴리텍대학 성남캠퍼스	교육장소	
18:00	호텔파크하비오	숙소	

※ 접수번호는 작성하지 않습니다.

접수번호

미래新산업 수요특화교육(HDL을 이용한 시스템 반도체 설계)

소 속		_____대학교 _____대학 _____학(부)과				
인적 사항	성명	학년	학번	전화번호	E-mail	비고
	(서명)					

개인정보 수집 · 활용 및 제공에 대한 동의

항 목		예	아니요
수집하는 개인정보 항목	• 소속, 학번, 학년, 성명, 연락처, E-mail		
개인정보의 수집 및 목적	• 「미래新산업 수요특화교육」 안내 및 교육운영을 위함		
개인정보의 보유 및 이용기간	<ul style="list-style-type: none"> • 수집한 고객의 개인정보를 교육기간 동안 보유하며 교육 종료 후 관련법규에 의거하여 안전하게 파기 (개인정보보호법 시행령 제16조) • 정보제공자가 개인정보 수집 · 이용에 대한 동의를 철회할 경우 수집한 개인정보를 즉시 파기 		
개인정보 제공 동의 거부 권리 및 동의 거부 따른 불이익 내용 또는 제한사항	• 귀하는 개인정보 제공 동의를 거부할 권리가 있으며, 동의 거부에 따른 불이익은 없음. 다만, 추가적인 안내를 받을 수 없으며 참여가 제한됩니다.		

※ 개인정보 제공자가 동의한 내용외의 다른 목적으로 활용하지 않으며, 제공된 개인정보의 이용을 거부하고자 할 때에는 개인정보 관리책임자를 통해 삭제를 요청 할 수 있음

「개인정보보호법」 등 관련 법규에 의거하여 상기 본인은 위와 같이 개인정보 수집 및 활용에 동의함

국립목포대학교 공학교육혁신센터장 귀하

지원동기	
향후 활용방안	